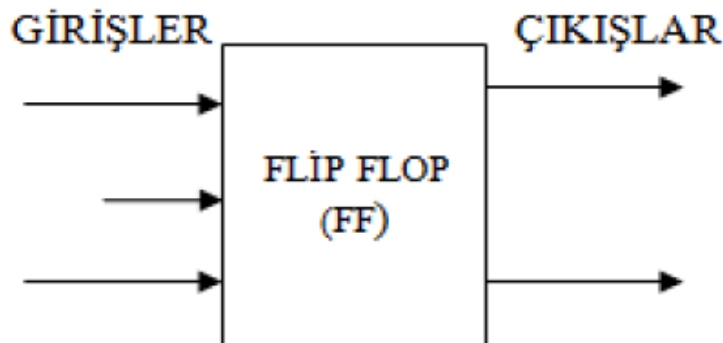


FLIP-FLOP'LAR (FF)

Flip floplar yapısında lojik kapılar olan yani lojik kapılar ile gerekleřtirilmiř özel elemanlardır. Giriřlerin deęiřimine baęlı olarak ıkıř deęeri deęiřir. Flip flopların bu anlık deęiřimine tetiklenme adı verilir.

Bir bitlik bilgi saklama yeteneęine sahip flip flop devrelerinde, biri saklanan bilginin(bitin) normal deęerine, dięeri tmleyen deęerine sahip iki ıkıř bulunur. Őekil 2.1' de sembol grlen Flip flop(FF), Q ve Q' olarak isimlendirilen ve birbirinin tersi olan iki ıkıřa sahiptir. '**Q ıkıřı normal ıkıř, Q' ise terslenmiř ıkıř**' olarak kabul edilir. ıkıř dendięi zaman, Q ıkıřı referans alınır. rneęin, FF'un ıkıřı '1' dendięi zaman, Q=1 kastediliyordur ve bu durumda Q'=0 deęerine sahiptir. İki farklı konumdan (0 veya 1) birisini alabilen FF'de ıkıřların alacaęı deęerleri FF'nin konumunu deęistirme kapasitesine sahip giriřler belirler. FF'nin ıkıř durumunu deęistirmek iin giriřin tetiklenmesi gerekir. FF'nin ıkıřını deęistiren tetikleme darbesinin sona ermesinden sonra FF'nin ıkıřı konumunu korur. Bu durum FF'nin bellek zellięi gstermesini saęlar. Dięer bir deyiřle tetikleme sinyali ile FF'nin durumu deęistirilmedięi srece FF durumunu sonsuza kadar koruyabilir.



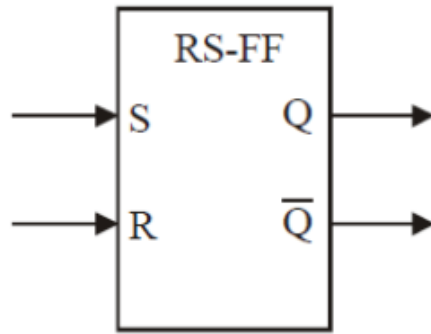
Flip floplar bařlıca drt eřitir. Bunlar:

- RS flip-flop
- JK flip-flop
- D flip-flop
- T flip-flop

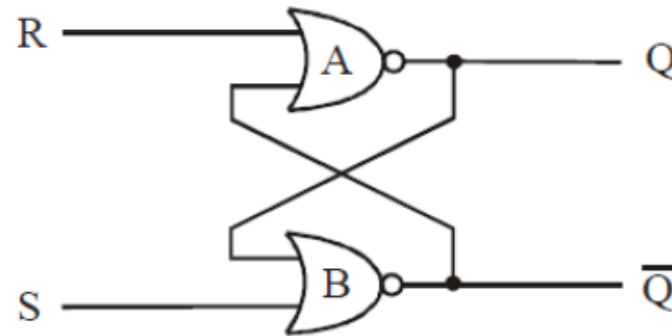
R-S FLIP-FLOP (FF)

RS flip flop ařağıdaki sembolde görüldüğü gibi S(Set=Kur) ve R(Reset=Sıfırla) isimlerinde iki girişe sahip bir flip floptur.

Q ve Q' olarak isimlendirilen birbirinin tersi çıkıřları mevcuttur. Q=1 iken Q'=0, Q=0 iken Q'=1 'dir.



(a) Sembolü

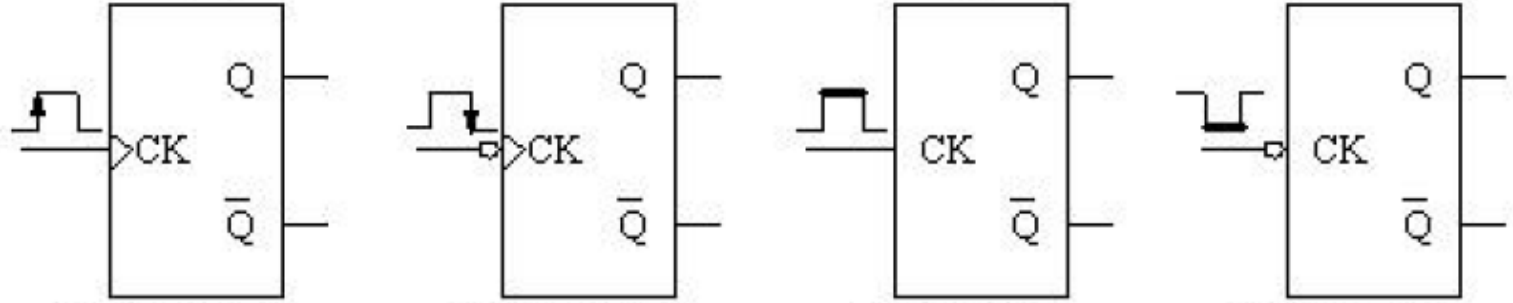


(b) Lojik diyagramı

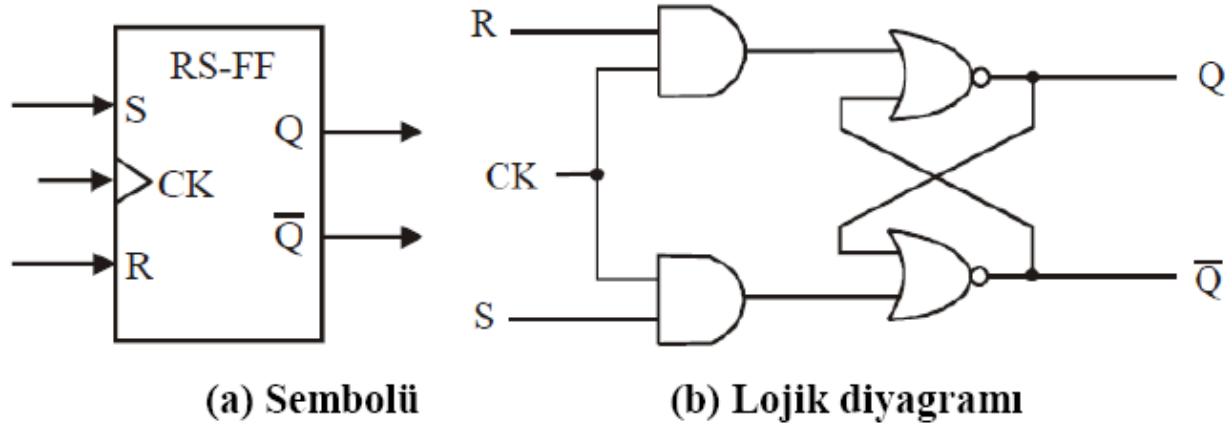
GİRİŞLER		ÇIKIŞ	Açıklama
R	S	Q_+	(Q_+ Sonraki Çıkıř)
0	0	Q	Bir önceki konum
0	1	1	Q=1, Q'=0
1	0	0	Q=0, Q'=1
1	1	X	Kullanılmaz

(c) Doğruluk Tablosu

Tetiklemeli R-S FF



Şekil 2.4: Pozitif kenar, negatif kenar ve düzey tetiklemeli FF



(a) Sembolü

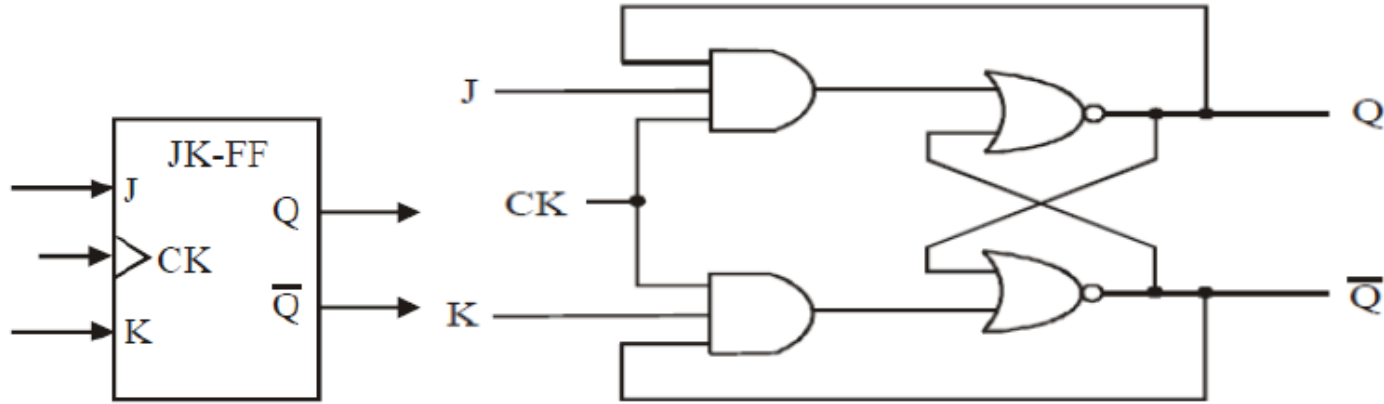
(b) Lojik diyagramı

CLK (SAAT)	GİRİŞLER		ÇIKIŞ	Açıklama
	R	S	Q_+	
	0	0	Q	Bir önceki konum
	0	1	1	$Q=1, Q'=0$
	1	0	0	$Q=0, Q'=1$
	1	1	X	Kullanılmaz

(c) Doğruluk Tablosu

J-K FF

JK flip flop için RS flip flobun geliştirilmiş modelidir denilebilir. JK flip flobunda, RS flip flop gibi J ve K girişleri vardır. Bu girişler mantık olarak RS girişlerine benzemektedir. Burada J girişi “Kur” girişi, K ise “Sıfırla” girişi gibi düşünülebilir. JK FF’in RS FF’den tek farkı, J=1 ve K=1 durumunda belirsizlik olmamasıdır. Bu durumda çıkış, bir önceki çıkışın tersi olmaktadır yani J=1 ve K=1 olduğunda çıkış “0” ise “1”, “1” ise “0” olmaktadır. Diğer durumlarda ise JK FF’in çıkışları RS FF gibidir.



(a) Sembolü

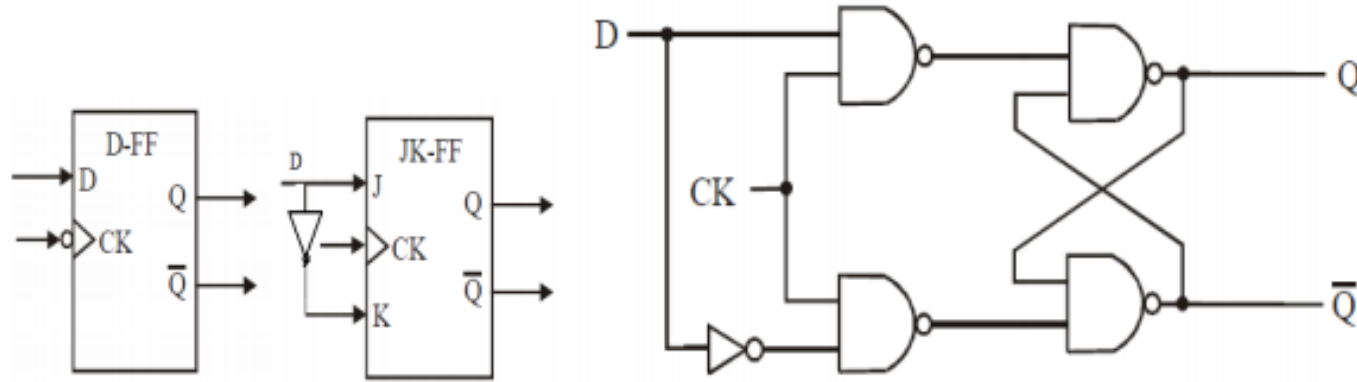
(b) Lojik diyagramı

CK	GİRİŞLER		ÇIKIŞ	Açıklama
	J	K	Q_+	
\neg	0	0	Q	Bir önceki konum
\neg	0	1	0	$Q=0, Q'=1$
\neg	1	0	1	$Q=1, Q'=0$
\neg	1	1	Q'	Önceki konumun tersi

(c) Doğruluk Tablosu

D Flip-Flop

D (Data) tipi flip flop, tek girişe sahip, clock pulsü ile durum değiştiren, bilgi kaydetmede kullanılan flip floptur. Genellikle kaydedici VE geciktirme devrelerinde kullanılır. D tipi flip flop, JK tipi flip floba bir DEĞİL(NOT) kapısı eklenip girişleri birleştirilerek elde edilir. D tipi flip flopta giriş ne ise her gelen tetikleme pulsü ile çıkış o olur.



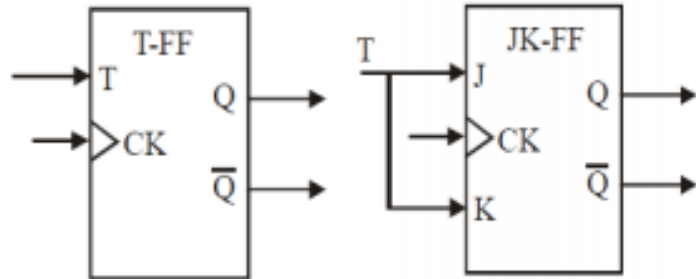
(a) D FF ve JK Eşleniği Sembolleri

(b) Lojik diyagramı

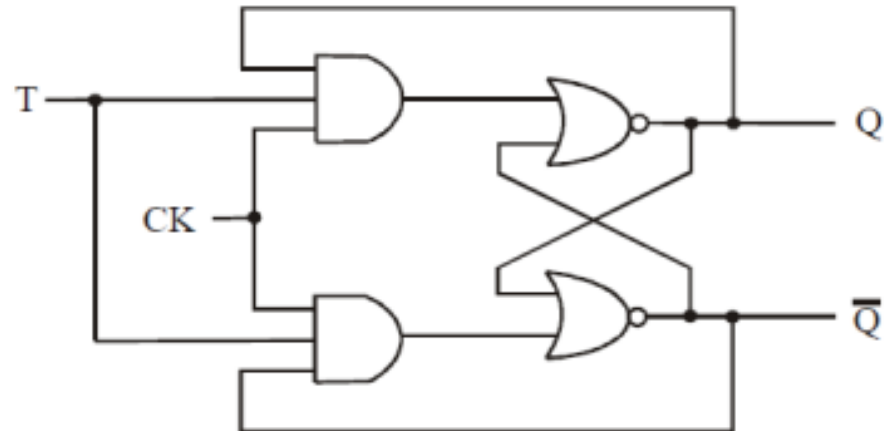
CK	GİRİŞ	ÇIKIŞ	Açıklama
	D	Q_+	
	0	0	$Q=D$
	1	1	$Q=D$

T Flip-Flop

T (Toggle) tipi flip flop, tek girişe sahip, clock palsi ile durum deęiřtiren flip floptur. Genellikle sayıcı devrelerinde kullanılır. T tipi flip flop, JK tipi flip flopbun girişleri kısa devre edilerek elde edilir. Dolayısı ile T tip Flip flop entegresi bulunamadığı durumlarda JK FF içeren entegre kullanılabilir. T tipi flip flopda giriş “0” konumunda iken çıkışta bir deęişim olmaz. Ancak T giriři “1” olduęunda çıkış önceki durumun tersi olur.



(a) T FF ve JK eşlenięi sembolleri



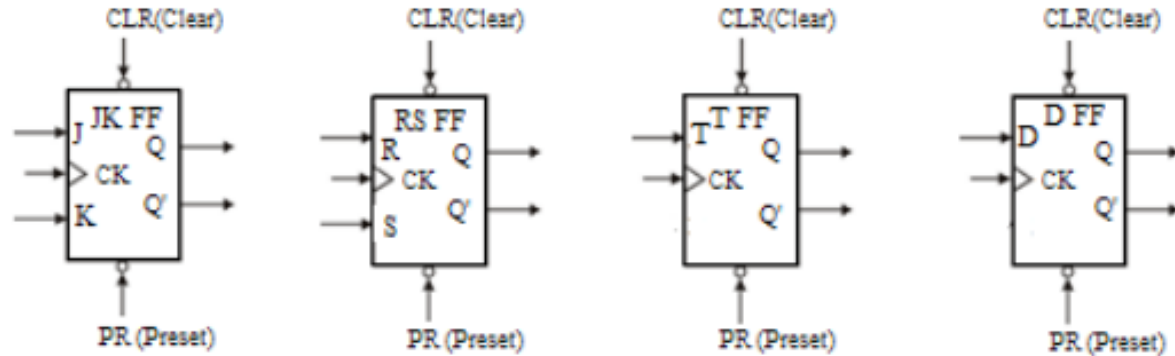
(b) Lojik diyagramı

CK	GİRİŐ	ÇIKIŐ	Açıklama(Q_+)
	T	Q_+	
	0	Q	Bir önceki durum
	1	Q'	Önceki durumun tersi

(c) Doğruluk tablosu

PRESET ve CLEAR Girişli FF'lar

Preset(PR) girişi çıkışı "1" yapar. Clear (CLR) girişi ise çıkışı "0" yapar. Giriş uclarında küçük bir daire varsa burada lojik-0'ın aktif olacağı anlaşılmalıdır yani bu girişlerin aktif olması için "Lojik-0" uygulamak gerekir.






Şekil 2.9: Preset/Clear girişli JK, RS, T ve D FF sembolleri

PR	CLR	CK	GİRİŞLER		ÇIKIŞ
			J	K	Q_+
0	1	X	X	X	1
1	0	X	X	X	0
0	0	X	X	X	1**
1	1	\downarrow	0	0	Q
1	1	\downarrow	1	0	1
1	1	\downarrow	0	1	0
1	1	\downarrow	1	1	Q'



X: Farketmez durum, 1**: Kullanılmaz

PRESET ve CLEAR Girişli FF'lar

PR	CLR	CK	GİRİŞ	ÇIKIŞ
			D	Q_+
0	1	X	X	1
1	0	X	X	0
0	0	X	X	1**
1	1		1	1
1	1		0	0
1	1		X	Q

X: Farketmez durum, **: Kullanılmaz

PRESET ve CLEAR Girişli FF'lar

PR	CLR	CK	GİRİŞ	ÇIKIŞ
			T	Q_+
0	1	X	X	1
1	0	X	X	0
0	0	X	X	1**
1	1		0	Q
1	1		1	Q'
X: Farketmez durum, **: Kullanılmaz				